

24.11.2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 2 7 日
Date of Application:

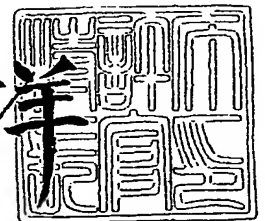
出 願 番 号 特 願 2 0 0 3 - 3 9 7 9 7 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 3 9 7 9 7 8]

出 願 人 財団法人名古屋産業科学研究所
Applicant(s):

2 0 0 5 年 1 月 6 日

特許庁長官
Commissioner,
Japan Patent Office

小 川 洋



出証番号 出証特 2 0 0 4 - 3 1 1 9 8 5 :

BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 T0590
【提出日】 平成15年11月27日
【あて先】 特許庁長官 殿
【国際特許分類】 E04G 17/06
【発明者】
 【住所又は居所】 岐阜県可児市皐ヶ丘7丁目106番地
 【氏名】 安田 和人
【発明者】
 【住所又は居所】 愛知県名古屋市熱田区大宝2-4-43 白鳥住宅6-27
 【氏名】 ニラウラ マダン
【特許出願人】
 【識別番号】 598091860
 【氏名又は名称】 財団法人 名古屋産業科学研究所
【代理人】
 【識別番号】 100097353
 【弁理士】
 【氏名又は名称】 渡邊 功二
 【電話番号】 0586-23-4884
【手数料の表示】
 【予納台帳番号】 040006
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

Si あるいは GaAs 基板と、該基板の表面上に MOVPE 法により積層形成された CdTe あるいは CdZnTe 成長層とを備え、該成長層が入射放射線に対する能動層となることを特徴とする半導体放射線検出器。

【請求項 2】

前記 Si あるいは GaAs 基板が低抵抗の N 型であり、前記 CdTe あるいは CdZnTe 成長層が高抵抗の P 型であることを特徴とする前記請求項 1 に記載の半導体放射線検出器。

【請求項 3】

前記 Si あるいは GaAs 基板と、前記 CdTe あるいは CdZnTe 成長層との間に、低抵抗の N 型で厚さの薄い CdTe あるいは CdZnTe 中間成長層を設けたことを特徴とする前記請求項 2 に記載の半導体放射線検出器。

【請求項 4】

前記 Si あるいは GaAs 基板が低抵抗の P 型であり、前記 CdTe あるいは CdZnTe 成長層が前記 Si あるいは GaAs 基板側の高抵抗の P 型層と表面側の低抵抗の N 型層を積層させたものであることを特徴とする前記請求項 1 に記載の半導体放射線検出器。

【請求項 5】

前記 Si あるいは GaAs 基板と、前記高抵抗の P 型層との間に、砒素を含む低抵抗の P 型である厚さの薄い CdTe あるいは CdZnTe 中間成長層を設けたことを特徴とする前記請求項 4 に記載の半導体放射線検出器。

【請求項 6】

前記表面側の低抵抗の N 型層に代えて、ショットキー電極を設けたことを特徴とする前記請求項 4 又は 5 に記載の半導体放射線検出器。

【請求項 7】

前記表面側の成長層から前記 Si あるいは GaAs 基板に達する溝が切断手段により設けられて、二次元に配列された多数の単位素子に分離されていることを特徴とする前記請求項 1 から 6 のいずれか 1 項に記載の半導体放射線検出器。

【請求項 8】

前記成長層側の表面に二次元に配列された多数の表面電極あるいはショットキー電極を設けると共に、該表面電極あるいはショットキー電極の周囲を囲むガードリング電極を設けたことを特徴とする前記請求項 1 から 6 のいずれか 1 項に記載の半導体放射線検出器。

【請求項 9】

前記表面側の低抵抗成長層が多数の小領域に分離されて二次元に配列されており、該小領域あるいは前記ショットキー電極である小領域について、所定位置の主小領域と、該主小領域を囲む複数の周辺小領域との間に高電圧が印加される構成であることを特徴とする前記請求項 1 から 6 のいずれか 1 項に記載の半導体放射線検出器。

【請求項 10】

Si 基板の表面上に MOVPE 法により CdTe あるいは CdZnTe 成長層を積層して形成し、該成長層を入射放射線に対する能動層とする半導体放射線検出器の製造方法であって、前記 Si 基板が高温還元雰囲気中に置かれた状態で、GaAs 粉末あるいは GaAs 結晶を分解して該 Si 基板上に砒素を付着させ、該砒素の付着した Si 基板上に CdTe あるいは CdZnTe 成長層を積層形成することを特徴とする半導体放射線検出器の製造方法。

【請求項 11】

前記 Si 基板が低抵抗の N 型であり、前記 CdTe あるいは CdZnTe 成長層が高抵抗の P 型であることを特徴とする前記請求項 10 に記載の半導体放射線検出器の製造方法。

【請求項 12】

前記 Si 基板と、前記 CdTe あるいは CdZnTe 成長層との間に、低抵抗の N 型で厚さの薄い CdTe あるいは CdZnTe 中間成長層を形成したことを特徴とする前記請求

項 11 に記載の半導体放射線検出器の製造方法。

【請求項 13】

前記 Si 基板が低抵抗の P 型であり、前記 CdTe あるいは CdZnTe 成長層が前記 Si 基板側の高抵抗の P 型層と表面側の低抵抗の N 型層を積層させたものであることを特徴とする前記請求項 10 に記載の半導体放射線検出器の製造方法。

【請求項 14】

前記 Si 基板と、前記高抵抗の P 型層との間に、砒素を含む低抵抗の P 型である厚みの薄い CdTe あるいは CdZnTe 中間成長層を形成したことを特徴とする前記請求項 13 に記載の半導体放射線検出器の製造方法。

【請求項 15】

前記表面側の N 型層に代えて、ショットキー電極を設けたことを特徴とする前記請求項 13 又は 14 に記載の半導体放射線検出器の製造方法。

【請求項 16】

前記表面側の成長層から前記 Si 基板に達する溝を切断手段により設けて、二次元に配列された多数の単位素子に分離することを特徴とする前記請求項 10 から 15 のいずれか 1 項に記載の半導体放射線検出器の製造方法。

【請求項 17】

前記成長層側の表面に二次元に配列された多数の表面電極あるいはショットキー電極を設けると共に、該表面電極あるいはショットキー電極の周囲を囲むガードリング電極を設けたことを特徴とする前記請求項 10 から 15 のいずれか 1 項に記載の半導体放射線検出器の製造方法。

【請求項 18】

前記表面側の低抵抗成長層が多数の小領域に分離されて二次元に配列されており、該小領域あるいは前記ショットキー電極である小領域について、所定位置の主小領域と、該主小領域を囲む複数の周辺小領域との間に高電圧が印加される構成であることを特徴とする前記請求項 10 から 15 のいずれか 1 項に記載の半導体放射線検出器の製造方法。

【書類名】明細書

【発明の名称】半導体放射線検出器

【技術分野】

【0001】

本発明は、医療用放射線診断装置、工業用 X 線検査装置、理学用 X 線解析装置等に用いられる半導体放射線検出器に関する。

【背景技術】

【0002】

従来、この種の半導体放射線検出器としては、放射線検出用材料として優れたテルル化カドミウム（以下、CdTe と記す）あるいはテルル化亜鉛カドミウム（以下、CdZnTe と記す）の高抵抗バルク結晶が用いられている。この CdTe の高抵抗バルク結晶については、均質かつ良好な電気特性を有する大面積の結晶が得られ難いため、通常は、小体積例えば $1 \times 1 \times 1 \text{ mm}^3$ 程度の単一素子、もしくはこれらを数 10 個並べた小規模アレイ型の放射線検出器が実用化されている。しかし、このようなバルク結晶を用いても、人体の胸部全体をカバーできるような大面積の放射線検出器を実現することは技術的に問題があると共に、非常に高価になっていた。また、従来の CdTe の高抵抗バルク結晶による放射線検出器の場合、結晶の表裏面に導電性電極あるいはショットキー電極を形成し、これ電極間に数 100 ~ 1000 V の高電圧を加え、CdTe 結晶中に放射線によって発生したキャリアを電界によって引出して電気信号として検出している。そのため、この種の CdTe の高抵抗バルク結晶を用いた放射線検出器では、素子の抵抗以外に検出特性を改良できる余地は少ない。

【0003】

これに対して、特許文献 1 に示すように、CdTe 等の化合物半導体結晶と、InAs 等の結晶性薄膜とのヘテロ接合を 1 つ有する半導体放射線検出器が知られている。しかし、この半導体放射線検出器の場合、化合物半導体結晶がキャリアを発生する活性領域（能動層）として利用され、結晶性薄膜層は化合物半導体結晶からのキャリアを金属電極へ効率よく注入させる機能を持つものである。従って、化合物半導体結晶として CdTe のような II-VI 属の結晶とすると、上記のように大面積の結晶を得ることが非常に困難であり、半導体放射線検出器が非常に高価になるという問題がある。また、化合物半導体結晶として CdTe, CdZnTe 以外の結晶とすると、放射線検出特性が不十分になるという問題がある。

【特許文献 1】特開昭 64-89471 号公報

【0004】

また、特許文献 2 に示すように、CdTe 等の半絶縁性半導体結晶と、その一方にエピタキシャル成長した P 型の P-HgCdTe と、その他方にエピタキシャル成長させた N 型の N-HgCdTe とからなる放射線検出器が知られている。しかし、この半導体放射線検出器についても、特許文献 1 に記載の半導体放射線検出器と同様に、CdTe 等の半絶縁性半導体結晶をキャリアを発生する活性領域として利用するものであるため、同様の問題がある。

【特許文献 2】特開平 6-120549 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、上記した問題を解決しようとするもので、放射線検出性能が良好で、十分な強度を備えると共に大面積とすることが容易で、さらに安価に製造される半導体放射線検出器及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために本発明の特徴は、Si あるいは GaAs 基板と、該基板の表面上に MOVPE 法により積層形成された CdTe あるいは CdZnTe 成長層とを備え

、該成長層が入射放射線に対する能動層となることにある。

【0007】

本発明においては、十分な強度を有するSiあるいはGaAs基板表面上に、CdTeあるいはCdZnTe成長層がMOVPE法によって積層されているため、良好な結晶性を有する成長層が得られている。そのため、この成長層によって良好な放射線検出性能が得られる。また、SiあるいはGaAs基板については、大面積でかつ強固な基板が安価に得られるため、その表面上にCdTeあるいはCdZnTe成長層をMOVPE法によって積層することにより、大面積でしかも十分な強度を備えた半導体放射線検出器が安価に得られる。

【0008】

また、本発明では、SiあるいはGaAs基板を低抵抗のN型とし、CdTeあるいはCdZnTe成長層を高抵抗のP型とすることができる。これによれば、本発明の上記作用効果に加えて、半導体放射線検出器に逆バイアスを印加することにより、放射線の入射によってP型の能動層で生じたキャリアをPN接合によって効率よく取り出すことができる。

【0009】

また、本発明においては、SiあるいはGaAs基板と、CdTeあるいはCdZnTe成長層との間に、低抵抗のN型で厚さの薄いCdTeあるいはCdZnTe中間成長層を設けることができる。なお、中間成長層の厚さは、0.02～0.05mm程度であり、以下同様である。このように、低抵抗の薄いN型の中間成長層を設けたことにより、PN接合におけるダメージの発生が中間成長層で抑えられてCdTeあるいはCdZnTe成長層の結晶性が良好に確保されるため、PN接合による能動層で発生したキャリアの収集効率が高められる。

【0010】

また、本発明においては、SiあるいはGaAs基板が低抵抗のP型であり、CdTeあるいはCdZnTe成長層がSiあるいはGaAs基板側の低抵抗のP型層と表面側の低抵抗のN型層を積層させたものとしてすることができる。これによれば、本発明の上記作用効果に加えて、半導体放射線検出器に逆バイアスを印加することにより、放射線の入射によってP型の能動層で生じたキャリアを、低抵抗のN型層とのPN接合によって効率よく取り出すことができる。

【0011】

また、SiあるいはGaAs基板と、CdTeあるいはCdZnTe成長層との間に、砒素を含む低抵抗のP型である厚さの薄いCdTeあるいはCdZnTe中間成長層を設けることができる。これにより、Si基板との境界で発生する欠陥を厚みの薄いP型のCdTe成長層で抑えることができ、高抵抗のCdTe成長層の放射線特性を高めることができる。

【0012】

なお、上記表面側のN型層に代えて、ショットキー電極を設けてもよい。これにより、ショットキー電極とP型層とのショットキー接合により、放射線の入射によってP型の能動層で生じたキャリアを効率よく取り出すことができる。

【0013】

また、この半導体放射線検出器は、表面側の成長層からSiあるいはGaAs基板に達する溝を切断手段により設けて、二次元配列された多数の単位素子に分離されていることが好ましい。切断手段としては、レーザーカッティング、ドライエッチング、ダイシング等が用いられる。これにより、二次元配列された多数の単位素子からなる大面積の半導体放射線検出器を簡易に実現することができる。

【0014】

また、半導体放射線検出器の表面側成長層に多数の表面電極あるいはショットキー電極を設けると共に、表面電極あるいはショットキー電極の周囲を囲むガードリング電極を設けることができる。これにより、半導体放射線検出器の表面側を切断手段で溝を設けて素

子間を分離しなくても、二次元配列された多数の素子からなる大面積の半導体放射線検出器を簡易に実現することができる。

【0015】

また、表面側の低抵抗成長層が多数の小領域に分離されて二次元に配列されており、小領域あるいはショットキー電極である小領域について、所定位置の主小領域と、主小領域を囲む複数の周辺小領域との間に高電圧が印加される構成とすることができる。これにより、半導体放射線検出器の表面側を切断手段で溝を設けて素子間を分離しなくても、表面側のみでの電極処理により、二次元配列された多数の素子からなる半導体放射線検出器を簡易に実現することができる。

【0016】

また、本発明の他の特徴としては、Si基板と、基板の表面上にMOVPE法により積層形成されたCdTeあるいはCdZnTe成長層とを備えた半導体放射線検出器において、Si基板を高温還元雰囲気中に置かれた状態で、GaAs粉末あるいはGaAs結晶を分解させてSi基板上に砒素を付着させ、砒素の付着したSi基板上にMOVPE法によりCdTeあるいはCdZnTe成長層を積層形成することにある。

【0017】

このように、Si基板を高温還元雰囲気中に置かれた状態で、GaAs粉末あるいはGaAs結晶を熱分解させてSi基板上に砒素を付着させることにより、4価ではなく2価の形で砒素を基板上に付着させることができる。その後、砒素の付着したSi基板上にMOVPE法によりCdTeあるいはCdZnTeを成長させたとき、2価の砒素を介してSi基板とCdTeあるいはCdZnTe成長層を強固な接着力で積層させることができる。そのため、本発明によれば、従来非常に困難であったMOVPE法によってSi基板上に、十分な接着強度と良好な結晶性を確保しつつCdTe成長層を形成することが可能にされた。

【0018】

また、Si基板が低抵抗のN型であり、CdTeあるいはCdZnTe成長層が高抵抗のP型である場合について、上記製造方法により、CdTeあるいはCdZnTe成長層をSi基板上に強固な接着力で積層させることができる。

【0019】

また、Si基板と、CdTeあるいはCdZnTe成長層との間に、低抵抗のN型である厚さの薄いCdTeあるいはCdZnTe中間成長層を備えた構造についても、上記製造方法により、2価の砒素を介して高抵抗のN型成長層をSi基板上に強固な接着力で積層させることができる。

【0020】

また、Si基板が低抵抗のP型であり、CdTeあるいはCdZnTe成長層がSi基板側の高抵抗のP型層と表面側の低抵抗のN型層を積層させた構造についても、上記製造方法により、CdTeあるいはCdZnTe成長層である高抵抗のP型層を低抵抗のP型のSi基板上に強固な接着力で積層させることができる。

【0021】

また、Si基板と、CdTeあるいはCdZnTe成長層との間に、砒素を含む低抵抗のP型である厚みの薄いCdTeあるいはCdZnTe中間成長層を備えた構造についても、上記製造方法により、砒素を含む低抵抗のP型の成長層を低抵抗のP型のSi基板上に、強固な接着力で積層形成することができる。

【0022】

上記N型層に代えて、ショットキー電極を設けた構造の半導体放射線検出器についても、上記製造方法により、十分な接着強度と良好な結晶性を確保しつつCdTe成長層を形成することが可能にされた。

【0023】

また、成長層側からSi基板に達する溝を切断手段により設けて、二次元に配列された多数の単位素子に分離する半導体放射線検出器の製造方法についても、上記製造方法によ

り、Si 基板に対する十分な接着強度と良好な結晶性を確保しつつ CdTe 成長層を形成することが可能にされた。

【0024】

また、成長層側の表面に二次元に配列された多数の表面電極あるいはショットキー電極を設けると共に、表面電極あるいはショットキー電極の周囲を囲むガードリング電極を設けた半導体放射線検出器についても、上記製造方法により、十分な接着強度と良好な結晶性を確保しつつ CdTe 成長層を形成することが可能にされた。

【0025】

また、表面側の低抵抗成長層が多数の小領域に分離されて二次元に配列されており、該小領域あるいはショットキー電極である小領域について、所定位置の主小領域と、主小領域を囲む複数の周辺小領域との間に高電圧が印加されるように構成にされた半導体放射線検出器についても、上記製造方法により、十分な接着強度と良好な結晶性を確保しつつ CdTe 成長層を形成することが可能にされた。

【発明の効果】

【0026】

本発明によれば、安価かつ強固な Si あるいは GaAs 基板表面上に、CdTe あるいは CdZnTe 成長層が MOVPE 法によって積層されているため、良好な結晶性を有する成長層が得られている。そのため、この成長層によって良好な放射線検出性能が獲得される。また、Si あるいは GaAs 基板は、大面積でかつ強固な基板が安価に得られるため、その表面上に CdTe あるいは CdZnTe 成長層を MOVPE 法によって積層することにより、大面積で強固な半導体放射線検出器が安価に得られる。

【0027】

また、本発明においては、Si 基板表面上に GaAs 粉末あるいは GaAs 結晶を熱分解させて 2 価の砒素を付着させることにより、Si 基板上に CdTe あるいは CdZnTe 成長層を MOVPE 法によって強固に積層させることができる。そのため、本発明によれば、従来非常に困難であった MOVPE 法によって Si 基板上に、十分な接着強度と良好な結晶性を確保しつつ CdTe 成長層を形成することが可能になった。

【発明を実施するための最良の形態】

【0028】

以下、本発明の一実施例について図面を用いて説明する。図1は、第1実施例である低抵抗N型シリコン基板11（以下、Si 基板と記す）の表面上に MOVPE 法により積層形成された高抵抗P型の CdTe 成長層13とを備えた半導体放射線検出器10を斜視図により示したものである。図2は、半導体放射線検出器の製造工程を断面図により概略的に示したものである。

【0029】

半導体放射線検出器10は、低抵抗のN型の Si 基板11と、Si 基板11上に形成された砒素被覆層12と、その上に MOVPE 法により積層形成された高抵抗P型の CdTe 成長層13とを設けており、CdTe 成長層13表面から Si 基板11に達する分離溝15により二次元配列された多数のヘテロ接合構造の平面素子に分離されており、表面側の電極16と基板裏面側の共通電極17が設けられている。半導体放射線検出器10は、図2-5に示すように、表面側電極16にて例えば制御用のLSIが搭載された半導体回路基板19に接続されるようになっている。以下、半導体放射線検出器10の製造工程を、図2に基づいて説明する。

【0030】

Si 基板11は、CdTe 成長層13とのマッチングにおいて、結晶面の方向が重要であり、結晶面(211)が最も好ましく、結晶面(100)も良好である。ただし、その他の結晶面については使用可能である。Si 基板11については、12インチ程度の径が可能であり、又強度が十分でありハンドリングも容易である。そのため、Si 基板11を用いることにより、を非常に大面積の半導体放射線検出器の製造が可能になる。この Si 基板11が、900~1000°Cの水素還元雰囲気中で熱処理され、表面が清浄にさ

れる。このSi基板11に、ガリウム砒素粉末（以下、GaAsと記す）あるいはGaAs結晶を700～900°Cの雰囲気中で熱分解させて、砒素分子を1分子層程度被覆して砒素被覆層12を形成する（図2-1参照）。

【0031】

つぎに、砒素被覆層12の形成されたSi基板11に、450～500°C程度の雰囲気中で、MOVPE法によりCdTe成長層13が0.2～0.5mm程度の膜厚で形成される（図2-2参照）。カドミウムの原料としては、例えばジメチルカドミウムが用いられ、テルルの原料としては、例えばジエチルテルルが用いられる。また、P型のドーパントとしては、例えばターシャルブチルアルシンが用いられる。このように形成されたCdTe成長層13は、Si基板11上に2価の砒素被覆層12が形成されていることにより、Si基板11に緊密に接着して能動層として形成される。

【0032】

つぎに、CdTe成長層13表面に、二次元配列された多数の1mm□程度の小面積の単位素子を設けるための表面側の電極16が、スパッタリング法とリソグラフィ法により形成される。また、Si基板11裏面側には共通電極17がスパッタリング法等により形成される（図2-3参照）。電極材料としては、Au、Sb-Au、In-Au、W-Au、Ti-Pt-Au等が用いられる。さらに、CdTe成長層13表面側から、電極16の間に沿ってSi基板11内まで延びた分離溝15がレーザー切断法により形成される（図2-4）。これにより、多数の単位素子に分離されて二次元に配列された半導体放射線検出器10が得られる。この半導体放射線検出器10は、電極16によって、例えば電極配線基板である一部に信号処理用LSIの形成された半導体回路基板19に接着される。

【0033】

以上に説明したように、上記第1実施例においては、半導体放射線検出器10は、十分な強度のSi基板11表面上に、CdTe成長層13がMOVPE法によって積層されているため、良好な結晶性を有する成長層が得られている。そのため、この成長層によって良好な放射線検出性能が獲得される。さらに、第1実施例においては、Si基板11を高還元雰囲気中に置かれた状態で、GaAs粉末あるいは結晶を分解させてSi基板11上に砒素を付着させることにより、4価ではなく2価の形で砒素被覆層12を設けることができる。そのため、砒素の付着したSi基板11上にMOVPE法によりCdTeを成長させたとき、2価の砒素からなる砒素被覆層12を介してSi基板11にCdTe成長層13を強固な接着力で積層させることができる。その結果、本実施例においては、従来非常に困難であったMOVPE法によるSi基板11上へのCdTe成長層13の形成を、十分な接着強度と良好な結晶性を確保しつつ安定した方法で達成することができた。

【0034】

また、Si基板11は、大面積でかつ強固な基板が安価に得られるため、その表面上にCdTeあるいはCdZnTe成長層をMOVPE法によって積層することにより、大面積で十分な強度を有する半導体放射線検出器が安価に得られる。また、この半導体放射線検出器10に、成長層側からSi基板11に達する溝15をレーザーカッチング法によって設けることにより、多数の単位素子に分離された二次元配列で大面積の半導体放射線検出器が簡易かつ安価に提供された。

【0035】

つぎに、上記第1実施例の変形例について説明する。

変形例の半導体放射線検出器10Aは、図3に示すように、低抵抗のN型のSi基板11上に、上記砒素被覆層12を設けた後、低抵抗のN型であるCdTe中間成長層14を設け、さらに高抵抗のP型のCdTe成長層13を設けたものである。N型であるCdTe中間成長層14も、上記P型のCdTe成長層13と同様にMOVPE法により、ドーパントを沃素に代えて形成することができる。N型であるCdTe中間成長層14の厚さは、0.02～0.05mm程度の薄い層となっており、P型のCdTe成長層13は、第1実施例と同様である。このように、変形例1によれば、低抵抗の薄いN型の中間成長層14を設けたことにより、PN接合におけるダメージの発生が中間成長層14で抑えら

れてCdTe成長層13の結晶性が良好に確保されるため、PN接合によるCdTe成長層13で発生したキャリアの収集効率が高められる。

【0036】

つぎに、第2実施例について説明する。

第2実施例の半導体放射線検出器20は、図4に示すように、低抵抗のP型のSi基板21上に、上記砒素被覆層12を設けた後、高抵抗のP型であるCdTe成長層22を設け、さらに低抵抗のN型のCdTe成長層23を設けたものである。CdTe成長層23については上記のようにドーパントを沃素に代えることによりMOVPE法によって形成される。P型のCdTe成長層22については、上記CdTe成長層13と同等の厚さである。N型のCdTe成長層23の厚さは、0.02～0.05mm程度の薄い層となっている。

【0037】

本実施例によれば、上記第1実施例の作用効果に加えて、半導体放射線検出器20に逆バイアスを印加することにより、放射線の入射によってP型のCdTe成長層22を能動層として生じたキャリアを、低抵抗のN型の成長層23とのPN接合によって効率よく取り出すことができる。また、第2実施例においても、第1実施例と同様に、大面積で十分な強度を有する半導体放射線検出器が安価に得られる等の効果が得られる。

【0038】

つぎに、上記第2実施例の変形例1について説明する。

変形例1の半導体放射線検出器20Aは、図5に示すように、低抵抗のP型のSi基板21上に、上記砒素被覆層12を設けた後、低抵抗のP型であるCdTe成長層24を設け、さらに高抵抗のP型のCdTe成長層22を設け、その上に低抵抗のN型であるCdTe成長層23を重ねたものである。CdTe成長層23、24についてはいずれも上記のようにドーパントを沃素と砒素に代えることによりMOVPE法によって形成される。P型のCdTe成長層22及びN型のCdTe成長層23については、第2実施例のCdTe成長層22、23と同等の厚さである。P型のCdTe成長層24の厚さは、0.02～0.05mm程度の薄膜となっている。これにより、変形例1においては、第2実施例の効果に加えて、Si基板21との境界で発生する欠陥を厚みの薄いP型のCdTe成長層24で抑えることができ、高抵抗のCdTe成長層22の耐放射線特性を高めることができる。

【0039】

つぎに、上記第2実施例の変形例2について説明する。

変形例2の半導体放射線検出器20Bは、図6に示すように、第2実施例の半導体放射線検出器20において低抵抗のN型のCdTe成長層23に代えて、ショットキー電極26を設けたものである。ショットキー電極26の材料としては、例えば金単体が用いられる。これにより、第2実施例のPN接合と同様に、ショットキー電極26とCdTe成長層22とのショットキー接合により、放射線の入射によって能動層であるCdTe成長層22で生じたキャリアを効率よく取り出すことができる。また、変形例1の半導体放射線検出器20Aにおいて、低抵抗のN型のCdTe成長層23に代えて、ショットキー電極を設けても同様の効果が得られる。

【0040】

つぎに、第3実施例について説明する。

第3実施例の半導体放射線検出器31は、図7に示すように、半導体放射線検出器の表面側に二次元配列された多数の表面電極32aを設けると共に、表面電極32aの周囲を囲むガードリング電極32bを設けたものである。すなわち、上記第1実施例に示した、CdTe成長層13表面側にSi基板11内まで延びた分離溝15を設ける代わりに、ガードリング電極32bにより、多数の単位素子に分離された半導体放射線検出器31を得るようにしたものである。これにより、半導体放射線検出器31の表面側を溝を設ける手間が省かれるため、二次元配列された多数の素子からなる半導体放射線検出器が、安価に提供される。

【0041】

つぎに、第4実施例について説明する。

第4実施例の半導体放射線検出器34は、図8に示すように、高抵抗のSi基板35（あるいはGaAs基板）上に高抵抗のCdTe成長層36が形成され、成長層36表面に二次元配列された多数のショットキー電極37が設けられている。電極37については、所定位置の主電極37aと、主電極を囲む周辺電極37bに区分されている。そして、主電極37aと周辺電極37bとの間に高電圧源38の電圧が印加されることにより、成長層36で発生したキャリアの処理が、半導体放射線検出器34の表面側でのみ行われるようになっている。これにより、第4実施例においては、半導体放射線検出器34の表面側にレーザーカッチング法等で溝を設けて素子間を分離しなくても、表面側のみでの電極処理により、二次元配列された多数の素子からなる半導体放射線検出器を簡易に実現することができる。

【0042】

つぎに、第5実施例について説明する。

第5実施例の半導体放射線検出器40は、図9に示すように、低抵抗のN型のGaAs基板41と、基板41上にMOVPE法により積層形成された高抵抗P型のCdTe成長層42とを設けており、CdTe成長層42表面から基板41に達する分離溝（図示しない）により多数のヘテロ接合構造の平面素子に分離されており、表面側の電極43と基板裏面側の共通電極44が形成されている。

【0043】

GaAs基板41については、Si板よりは小径であるが4インチ程度の大径が可能であり、又強度が十分でありハンドリングも容易であるため、大面積の半導体放射線検出器の製造が可能になる。このGaAs基板41については、上記Si基板11と異なり表面の砒素処理が行われなくても、CdTe成長層42の接合の強度が保たれる。その結果、第5実施例においては、十分な強度のGaAs基板41表面上に、CdTe成長層42がMOVPE法によって積層されているため、良好な結晶性を有する能動層が得られている。そのため、このCdTe成長層42によって良好な放射線検出性能が獲得される。また、GaAs基板41は、大面積でかつ十分な強度を有する基板が安価に得られるため、その表面上にCdTe成長層42を積層することにより、大面積で強度の十分な半導体放射線検出器が安価に得られる。

【0044】

つぎに、第5実施例の変形例1について説明する。

変形例1の半導体放射線検出器46は、図10に示すように、第5実施例の低抵抗のN型のGaAs基板41と、基板41上にMOVPE法により積層形成された高抵抗P型のCdTe成長層42との間に、低抵抗でN型の厚さの薄いCdTe中間成長層47を設けたものである。変形例1によれば、上記第5実施例の作用効果に加えて、このように低抵抗の薄いN型の中間成長層14を設けたことにより、PN接合におけるダメージの発生が抑えられ、PN接合による能動層であるCdTe成長層42で発生したキャリアの収集効率が高められる。

【0045】

つぎに、第5実施例の変形例2について説明する。

変形例2の半導体放射線検出器51は、図11に示すように、低抵抗のP型のGaAs基板52上に、高抵抗のP型であるCdTe成長層53を設け、さらに低抵抗のN型のCdTe成長層54を設けたものである。CdTe成長層54については上記のようにドーパントを沃素に代えることによりMOVPE法によって形成される。変形例2によれば、上記第5実施例の作用効果に加えて、半導体放射線検出器に逆バイアスを印加することにより、放射線の入射によって能動層であるP型のCdTe成長層53に発生したキャリアを、低抵抗のN型の成長層54とのPN接合によって効率よく取り出すことができる。

【0046】

つぎに、第5実施例の変形例3について説明する。

変形例 3 の半導体放射線検出器 56 は、図 12 に示すように、変形例 2 の半導体放射線検出器 51 において、低抵抗の P 型の GaAs 基板 52 上と高抵抗の P 型である CdTe 成長層 53 の間に、厚さの薄い低抵抗の P 型の CdTe 中間成長層 57 を設けたものである。これにより、変形例 3 においては、第 5 実施例の効果に加えて、GaAs 基板 52 上との境界で発生する欠陥を厚みの薄い P 型の CdTe 中間成長層 57 で抑えることができ、高抵抗の CdTe 成長層 53 の耐放射線特性を高めることができる。

【0047】

つぎに、第 5 実施例の変形例 4 について説明する。

変形例 4 の半導体放射線検出器 61 は、図 13 に示すように、上記変形例 2 の半導体放射線検出器 51 において、低抵抗の N 型の CdTe 成長層 54 に代えて、ショットキー電極 62 を設けたものである。これにより、第 2 実施例の PN 接合と同様に、ショットキー電極 62 と P 型の CdTe 成長層 53 とのショットキー接合により、放射線の入射によって P 型層 53 である能動層で生じたキャリアを効率よく取り出すことができる。また、変形例 3 の半導体放射線検出器 56 において、低抵抗の N 型の CdTe 成長層 54 に代えて、ショットキー電極を設けても同様の効果が得られる。

【0048】

なお、第 5 実施例及び変形例の各半導体放射線検出器についても、分離溝で単位素子に分離して二次元配列を形成する代りに、第 4 実施例あるいは第 5 実施例の方法を適用することができる。また、上記各実施例及び変形例において、MOPVE 法による CdTe 成長層が用いられているが、これに代えて CdZnTe 成長層を用いることもできる。その他、上記実施例に示した半導体放射線検出器については、一例であり、本発明の主旨を逸脱しない範囲において種々変更実施することが可能である。

【産業上の利用可能性】

【0049】

本発明の半導体放射線検出器は、Si あるいは GaAs 基板表面上に、CdTe あるいは CdZnTe 成長層が MOVPE 法によって積層されているため、良好な結晶性を有する成長層が得られ、良好な放射線検出性能が安価に得られると共に、大面積で十分な強度を有する。また、本発明においては、Si 基板表面上に GaAs 粉末あるいは GaAs 結晶を熱分解させて 2 価の砒素を付着させることにより、従来困難であった Si 基板上に CdTe あるいは CdZnTe 成長層を MOVPE 法によって強固に積層させることができるので、有用である。

【図面の簡単な説明】

【0050】

【図 1】 本発明の第 1 実施例である半導体放射線検出器を概略的に示す斜視図である。

【図 2-1】 同半導体放射線検出器の製造工程の一部を概略的に示す断面図である。

【図 2-2】 同半導体放射線検出器の製造工程の一部を概略的に示す断面図である。

【図 2-3】 同半導体放射線検出器の製造工程の一部を概略的に示す断面図である。

【図 2-4】 同半導体放射線検出器の製造工程の一部を概略的に示す断面図である。

【図 2-5】 同半導体放射線検出器の製造工程の一部を概略的に示す断面図である。

【図 3】 第 1 実施例の変形例である半導体放射線検出器を概略的に示す断面図である。

【図 4】 第 2 実施例である半導体放射線検出器を概略的に示す断面図である。

【図 5】 第 2 実施例の変形例 1 である半導体放射線検出器を概略的に示す断面図である。

【図 6】 同変形例 2 である半導体放射線検出器を概略的に示す断面図である。

【図 7】 第 3 実施例である半導体放射線検出器を概略的に示す斜視図である。

【図 8】 第 4 実施例である半導体放射線検出器を概略的に示す斜視図である。

【図 9】 第 5 実施例である半導体放射線検出器を概略的に示す斜視図である。

【図 10】 第 5 実施例の変形例 1 である半導体放射線検出器を概略的に示す断面図である。

ある。

【図 1 1】 同変形例 2 である半導体放射線検出器を概略的に示す断面図である。

【図 1 2】 同変形例 3 である半導体放射線検出器を概略的に示す断面図である。

【図 1 3】 同変形例 4 である半導体放射線検出器を概略的に示す断面図である。

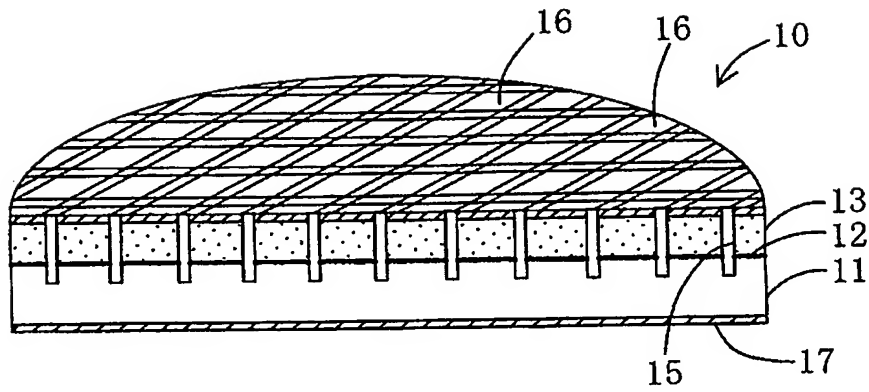
【符号の説明】

【0051】

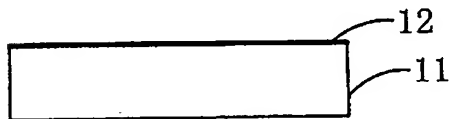
10, 10A, 20, 20A, 20B, 31, 34, 40, 46, 51, 56, 61...半導体放射線検出器、11, 21...Si 基板、12...砒素被覆層、13, 22, 23, 24, 42, 36, 53, 54, 57...CdTe 成長層、14, 47, 57...CdTe 中間成長層、26, 37, 62...ショットキー電極、15...分離溝、41, 52...GaAs 基板。

【書類名】 図面

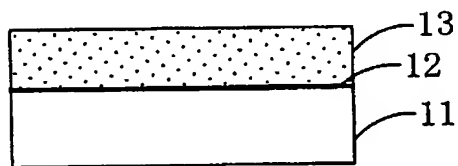
【図 1】



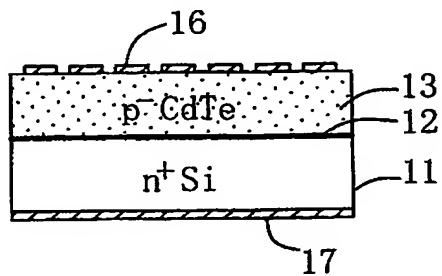
【図 2-1】



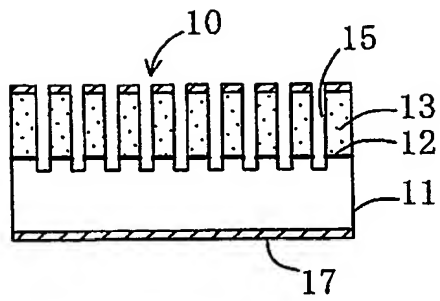
【図 2-2】



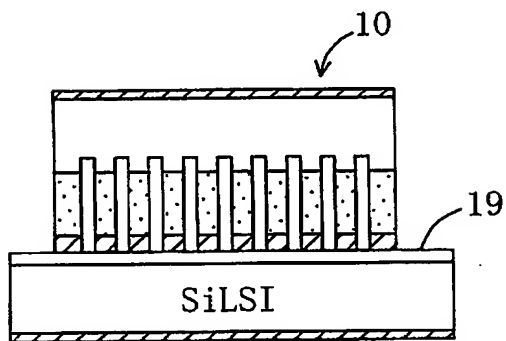
【図 2-3】



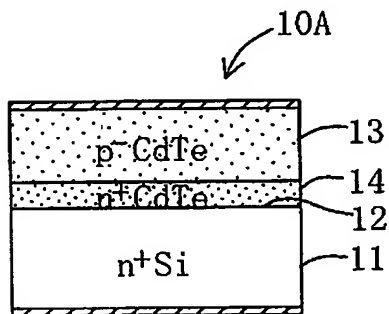
【図 2-4】



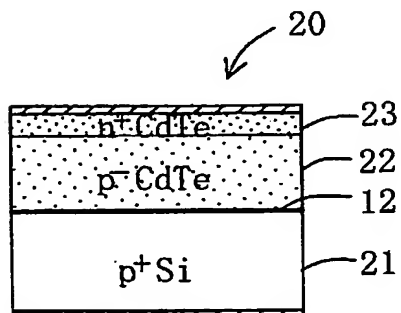
【図 2-5】



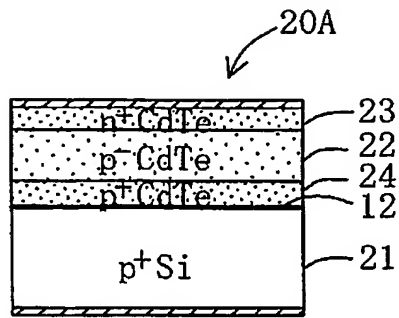
【図 3】



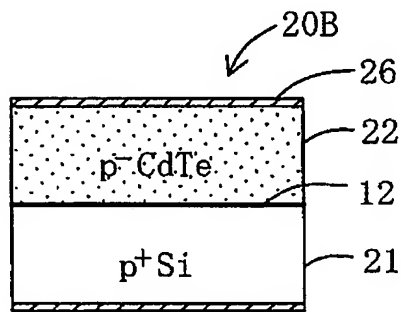
【図 4】



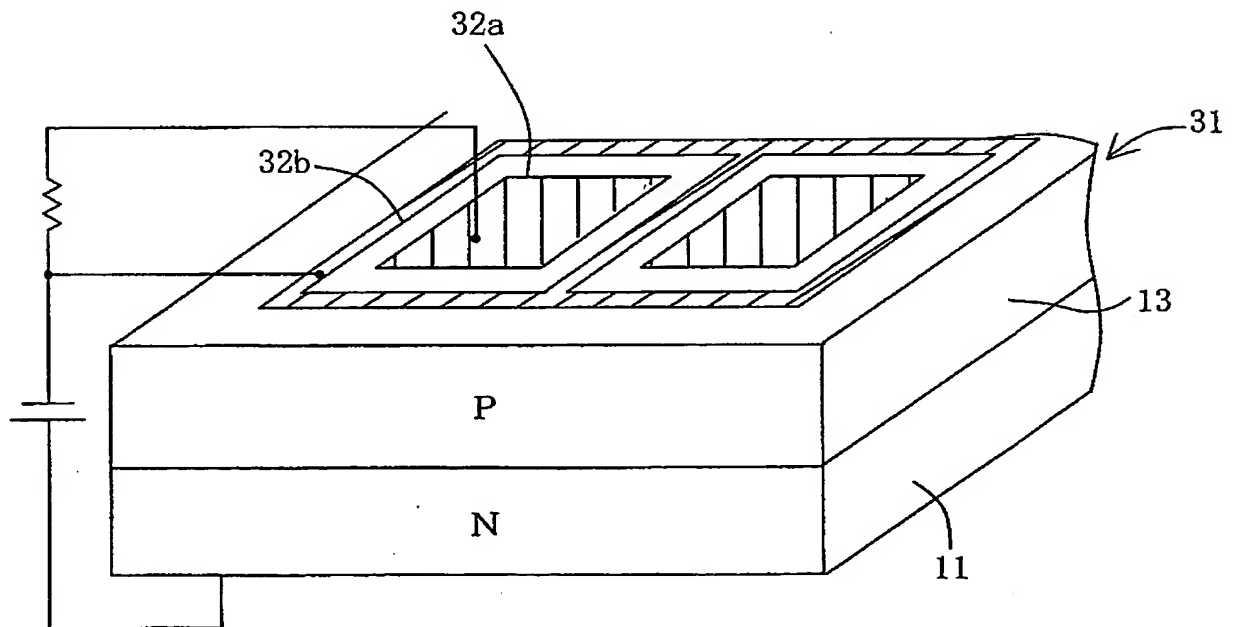
【図 5】



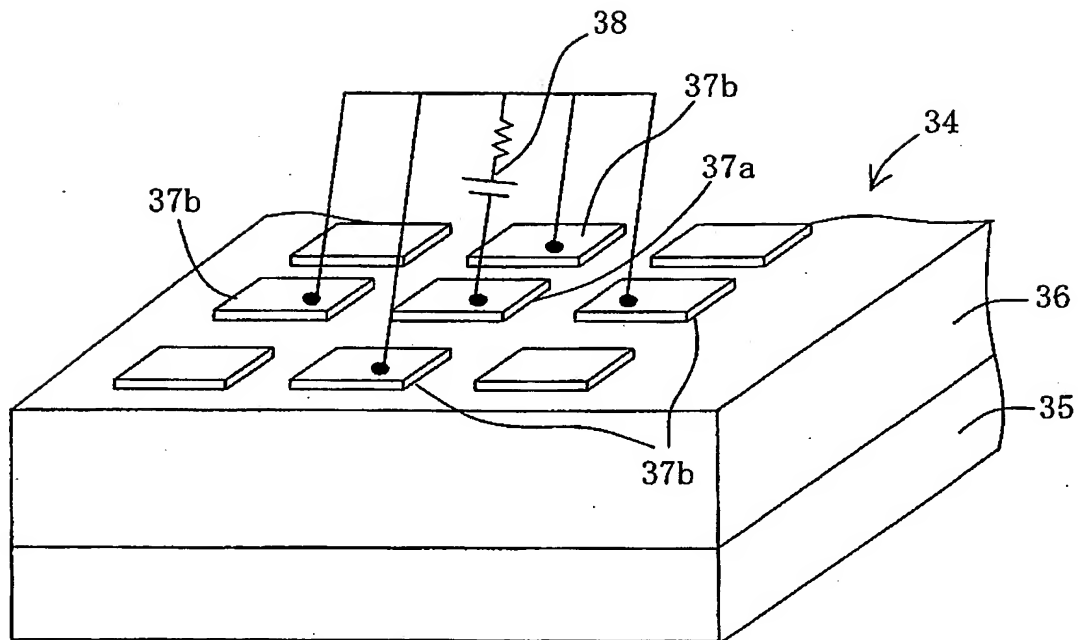
【図 6】



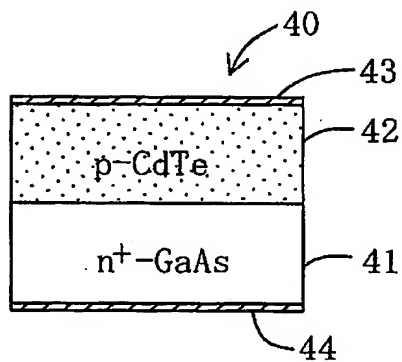
【図 7】



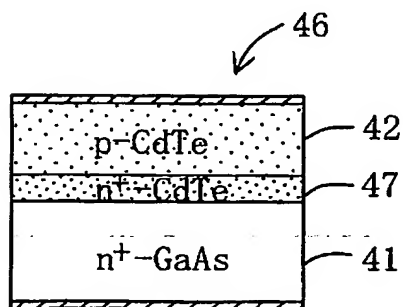
【図 8】



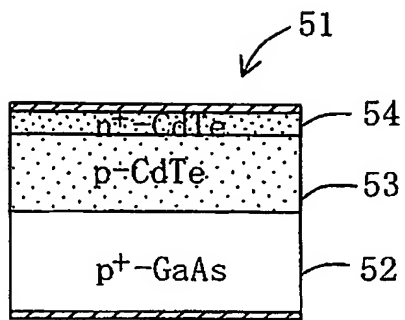
【図 9】



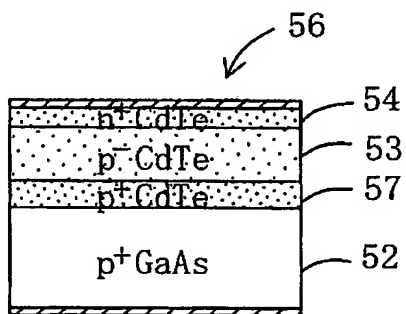
【図 10】



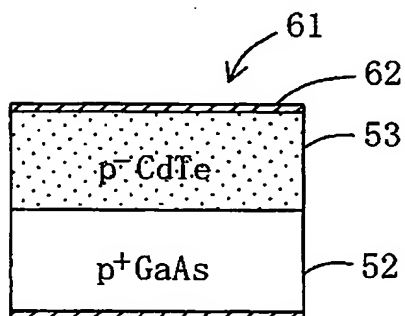
【図 1 1】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 放射線検出性能が良好で、大面積の素子が容易にかつ安価に形成でき、さらに強度も十分に確保される半導体放射線検出器及びその製造方法を提供する。

【解決手段】 半導体放射線検出器 10 は、低抵抗の N 型の Si 基板 11 と、Si 基板上に形成された砒素被覆層 12 と、その上に MOVPE 法により積層形成された高抵抗 P 型の CdTe 成長層 13 とを設けており、CdTe 成長層表面から Si 基板に達する分離溝 15 により多数のヘテロ接合構造の平面素子に分離されている。Si 基板が、高温の水素還元雰囲気中で熱処理され、表面が清浄にされる。この Si 基板 11 に、GaAs 粉末あるいは GaAs 結晶を熱分解させて、砒素分子で 1 分子層程度被覆して砒素被覆層を形成する。砒素被覆層の形成された Si 基板に、450～500℃ 程度の雰囲気中で、MOVPE 法により CdTe 成長層が 0.2～0.5 μm 程度の膜厚で形成される。

【選択図】 図 1

特願 2003-397978

出願人履歴情報

識別番号

[598091860]

1. 変更年月日

1998年 7月 9日

[変更理由]

新規登録

住 所

愛知県名古屋市中区栄二丁目10番19号

氏 名

財団法人名古屋産業科学研究所

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/017891

International filing date: 24 November 2004 (24.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-397978
Filing date: 27 November 2003 (27.11.2003)

Date of receipt at the International Bureau: 20 January 2005 (20.01.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.